

Билеты для экзамена на дневном отделении

Федеральное агентство по образованию	Экзаменационный билет №1	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1.Принцип магистральности и микропрограммируемости в вычислительной технике.
Классификация ЭВМ с позиций пользователя , по архитектурным признакам (по Флинну), по структурной организации, по режимам работы.
2. Устройства управления ЭВМ.Организация управления : централизованное и децентрализованное управление. Структурные схемы ядра ЭВМ при различных способах организации управления, функции блоков в процессе обработки команд процессором.
3.Для чего нужен программный счетчик?

Федеральное агентство по образованию	Экзаменационный билет №2	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1Характеристики производительности и быстродействия ЭВМ и систем
.2.Многофункциональные конвейеры статического и динамического типа; дать определения; понятие латентности; влияние латентности на производительность конвейера; таблицы занятости; их применение при построении многофункциональных конвейеров; привести пример.
3.Для чего нужен регистр команд?

Федеральное агентство по образованию	Экзаменационный билет №3	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Обобщенная структурная схема ядра ЭВМ, назначение устройств, блоков, шин, управляющих регистров, пример функционирования процессора при выполнении команды арифметики.
 2. Организация многомодульного ОЗУ без расслоения по адресам; схема; режимы работы.
 3. Что такое MFLOPS?

Федеральное агентство по образованию	Экзаменационный билет №4	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Процессоры; уровни иерархии работы процессора; классификация процессоров по архитектуре команд. Понятия команды; цикла выполнения команды.
 Характеристики CISC и RISC процессоров.
 2. Построение модулей памяти заданной разрядности и емкости; привести примеры организации модулей памяти для микросхем различных форматов.
 3. Что такое MIPS?

Федеральное агентство по образованию	Экзаменационный билет №5	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Классификация команд по функциональному назначению, адресности, длине команды, способам адресации. Структура циклов исполнения команд арифметики.
 2. Конвейер команд; временная диаграмма работы. Конфликты, возникающие при работе конвейера; Структурные конфликты; причины и способы их разрешения; пояснить примерами и схемами.
 3. Что хранится в управляющей памяти?

Федеральное агентство по образованию	Экзаменационный билет №6	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Функциональные схемы алгоритмов выполнения команд АЛО с прямой адресацией . Структурные схемы ядра ЭВМ.
 2. Конфликты, возникающие при работе конвейера; конфликты по данным; причины и способы их разрешения; пояснить примерами и схемами.
 3.Что передается по шине управления?

Федеральное агентство по образованию	Экзаменационный билет №7	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Типы команд пересылок, их форматы, функциональные схемы алгоритмов , схемы ядра ЭВМ.
 2.Конфликты, возникающие при работе конвейера ;конфликты по управлению; причины и способы их разрешения; пояснить примерами и схемами.
 3.Что такое микрокоманда?

Федеральное агентство по образованию	Экзаменационный билет №8	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. .Типы команд управления, форматы, назначение, функциональные схемы алгоритмов команд УП. БП. Форматы команд БПВ1 и БП1, функциональные схемы алгоритмов их выполнения с записью адреса возврата в регистровую память, схемы ядра ЭВМ.
 2.Блоки управления, построенные на базе УА МИЛИ, схема блока, принципы работы.
 3.Что такое системы МКОД?

Федеральное агентство по образованию	Экзаменационный билет №9	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Типы команд управления, форматы, назначение, функциональные схемы алгоритмов команд УП, БП. Форматы команд БПВ2 и БП2, функциональные схемы алгоритмов их выполнения с записью адреса возврата в стек, схемы ядра ЭВМ.
 2. Блоки управления, построенные на базе УА с ЖВРС для ГСА различных видов, схемы блоков, принципы работы.
 3. Что такое системы МКМД?

Федеральное агентство по образованию	Экзаменационный билет №10	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Схема обработки нескольких вложенных программ с использованием команд БПВ и ВОЗВРАТА различного формата.
 2. Блоки управления, построенные на базе УАПЛ с принудительной адресацией с 2 адресными полями; с естественной адресацией, схемы блоков, принципы работы.
 3. Что такое СОЗУ?

Федеральное агентство по образованию	Экзаменационный билет №11	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Виды косвенной адресации, форматы команд с косвенной адресацией информации; алгоритмы формирования адреса и выборки операнда, схема ядра ЭВМ. Прямая укороченная адресация.
 2. Способы микропрограммирования, форматы ОП микрокоманды, выбор способа микропрограммирования, расчет полей микрокоманды.
 3. Как измеряется объем памяти?

Федеральное агентство по образованию	Экзаменационный билет №12	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1.Прямая, регистровая адресация; назначение, характеристики, алгоритмы выборки операнда и записи результата.
 2. Конвейерная обработка информации; назначение; классификация конвейеров по способу организации; по выполняемым функциям. Синхронные конвейеры, структура конвейера, требования ко времени работы ступеней, временная диаграмма его работы.
 3.Перечислите типы КЭШ-памяти.

Федеральное агентство по образованию	Экзаменационный билет №13	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. . Относительная адресация, назначение базовой константы, индекса; алгоритмы выборки операнда; адресация относительно программного счетчика, алгоритмы выборки операнда. и схемы формирования исполнительного адреса.
 2. Конвейерная обработка информации; назначение; классификация конвейеров по способу организации; по выполняемым функциям. Асинхронные конвейеры; особенности организации; отличительные особенности функций контроллеров ступеней
 3.Какая память работает по алгоритму FIFO и LIFO?

Федеральное агентство по образованию	Экзаменационный билет №14	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1.Использование косвенной регистровой адресации совместно с автоинкрементной(автодекрементной)для обработки массивов данных, пояснить основные принципы. . Использование индексирования для обработки массивов данных.
 2. Классификация АЛУ по типу обрабатываемой информации; по аппаратной организации; по функциональному способу организации; по способу обработки данных.
 3.Какой конвейер называется синхронным?

Федеральное агентство по образованию	Экзаменационный билет №15	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	
<p>1. Индексирование, назначение индекса, механизм индексирования, алгоритм формирования исполнительного адреса, схема ядра ЭВМ.</p> <p>2. Основные понятия о ВС класса МКМД. Общие характеристики ВС данного класса и характер решаемых задач. Организация сильно- связных ВС: с общей КЭШ, с раздельными КЭШ, с общей шиной, с коммутатором типа кроссбар, с многопортовой памятью.</p> <p>3. Назначение КЭШ-памяти?</p>		

Федеральное агентство по образованию	Экзаменационный билет №16	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	
<p>1. Схема центральной части ЭВМ, реализующей команды с относительной адресацией(с базированием и индексированием), алгоритм формирования исполнительного адреса.</p> <p>2. Основные понятия о ВС класса ОКМД. Понятие вектора и варианты реализации векторных вычислений с помощью одного АЛУ конвейерного типа, массива неконвейерных АЛУ, массива конвейерных АЛУ (дать схемы и временные диаграммы)</p> <p>3. Чем характеризуется асинхронный конвейер?</p>		

Федеральное агентство по образованию	Экзаменационный билет №17	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	
<p>1. Непосредственные и неявные способы адресации; назначение, привести примеры форматов команд и ФСА их выполнения.</p> <p>2. Схемотехника внутренней памяти ЭВМ; структурная схема ОЗУ для записи и чтения, основные блоки и их взаимодействие.</p> <p>3. Какой конвейер является статическим?</p>		

Федеральное агентство по образованию	Экзаменационный билет №18	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Память ЭВМ. Классификация ЗУ по основным классификационным признакам. Основные характеристики ЗУ.
 2. Ярусно-параллельная форма алгоритма, понятие независимых ветвей, распределения ветвей алгоритма между процессорами, оценка ускорения обработки информации; привести пример.
 3. Перечислите основные этапы цикла исполнения команды.

Федеральное агентство по образованию	Экзаменационный билет №19	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Построение модулей памяти заданной разрядности и емкости; привести структурные схемы.
 2. Многофункциональное АЛУ, схема, структурная схема алгоритма выполнения 4-х арифметических операций.
 3. С чего начинается цикл исполнения команды?

Федеральное агентство по образованию	Экзаменационный билет №20	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1. Особенности построения АЛУ для обработки десятичных чисел
 2. Основные понятия о ВС класса ОКМД. Операции с матрицами и схемы их обработки с использованием векторно – конвейерных ВС и матричных ВС. ВС с системической структурой; основные принципы организации, особенности обработки информации. Организация VLIW – ВС; подготовка программ для обработки на ВС данного типа.
 3. Что такое РОН?

Федеральное агентство по образованию	Экзаменационный билет №21	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1 . Расслоение ОЗУ по адресам; назначение расслоения; ОЗУ с простым расслоением; схема; режимы работы; временные диаграммы; оценка параметров.
 2. Закон Амдала по оценке ускорения вычислений при параллельной обработки информации.
 3.Что такое косвенно-регистровая адресация?

Федеральное агентство по образованию	Экзаменационный билет №22	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1.Расслоение ОЗУ по адресам; назначение расслоения; ОЗУ со сложным расслоением; схемы; режимы работы; временные диаграммы; оценка параметров. Схема блока анализа занятости.
 2 .Основные понятия о ВС класса МКМД. Общие характеристики ВС данного класса и характер решаемых задач. Организация слабо- связных ВС. Кластерные ВС: понятие кластера, узла кластера; способы организации кластеров; характеристики кластерных ВС.
 3.Что такое MIPS?

Федеральное агентство по образованию	Экзаменационный билет №23	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

1 .Система прерываний; назначение; типы прерываний; организация прерываний; основные характеристики системы прерываний; допустимые моменты прерываний., вход в прерывающую программу и выход из нее.
 2 .КЭШ с пословным обменом(элементарный КЭШ); организация; алгоритм работы; стратегии замены пассивных ячеек; структурная организация КЭШ при полностью ассоциативном поиске.
 3.Для чего нужен регистр команд?

Федеральное агентство по образованию	Экзаменационный билет №24	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Система прерываний; на значение; классы прерывания; схемы обработки запросов на прерывания, вход в прерывающую программу и выход из нее; управление прерываниями: маскирование, порог прерываний.
 2. Иерархическая организация памяти; цель; основные схемы организации; взаимоотношения между уровнями; место КЭШ и ее функции;
 3. Назовите типы шин в процессоре.

Федеральное агентство по образованию	Экзаменационный билет №25	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Способы организации КЭШ; привести схемы; дать примеры взаимодействия ОЗУ с КЭШ с прямым отображением и с КЭШ множественно-ассоциативного типа. От каких параметров КЭШ зависит ее эффективность?
 2. Стек; алгоритм работы; виды стека и режимы работы; ФСА работы стека как области ОЗУ; стек на регистрах с протяжкой; схема; режимы работы; области применения стека.
 3. Что такое прямая адресация?

Федеральное агентство по образованию	Экзаменационный билет №26	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Закон Амдала по оценке ускорения вычислений при параллельной обработки информации.
 2. Виртуальная организация памяти. Сегментная организация памяти; основные понятия; недостатки, связанные с фрагментацией памяти. Таблицы сегментов их ведение ОС, преобразования виртуальных адресов в физические при сегментной организации.
 3. Что такое СЧАК и для чего он предназначен?

Федеральное агентство по образованию	Экзаменационный билет №27	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1 . Виртуальная организация памяти. Страницная организация памяти; основные понятия. Таблицы страниц, их ведение ОС, преобразования виртуальных адресов в физические.
 2. Типы команд пересылок, их форматы, функциональные схемы алгоритмов , схемы ядра ЭВМ.
 3Что хранится в РОН и в ОЗУ?

Федеральное агентство по образованию	Экзаменационный билет №28	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1 . Конвейер команд; временная диаграмма работы. Конфликты, возникающие при работе конвейера; Структурные конфликты; причины и способы их разрешения; пояснить примерами и схемами.
 2. Виртуальная организация памяти. Сегментно-страницная организация памяти; основные понятия. Таблицы программ, сегментов, страниц, их ведение ОС, преобразования виртуальных адресов в физические.
 3. Что хранится в управляющей памяти?

Федеральное агентство по образованию	Экзаменационный билет №29	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1 . Обобщенная структурная схема ядра ЭВМ, назначение устройств, блоков, шин, управляющих регистров, пример функционирования процессора при выполнении команды арифметики.
 2. Защита памяти; цель защиты; методы защиты памяти; защита таблиц, защита данных; способы защиты; схемы защиты.
 3. По какому алгоритму работает стек?

Федеральное агентство по образованию	Экзаменационный билет №30	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Конфликты, возникающие при работе конвейера; конфликты по данным; причины и способы их разрешения; пояснить примерами и схемами.
 2.Процессоры с CISC и RISC архитектурой; понятие «архитектура»; основные отличительные особенности процессоров с CISC и RISC архитектурой; форматы , система команд и способы адресации ,циклы исполнения команд CISC и RISC-процессоров; влияние архитектуры команд на параметры конвейеров.
 3.Что передается по шине управления?

Федеральное агентство по образованию	Экзаменационный билет №31	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1. Функциональные схемы алгоритмов выполнения команд АЛО с прямой адресацией .
 Структурные схемы ядра ЭВМ.
 2.3-х портовые РОН. Схема, режимы работы.
 3.Где хранятся управляющие микропрограммы?

Федеральное агентство по образованию	Экзаменационный билет №32	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики		
Орг. ЭВМ и систем		

1Закон Амдала по оценке ускорения вычислений при параллельной обработки информации.
 2.ОЗУ с многоабонентным обслуживанием. Схема, условия подключения абонентов к шинам ОЗУ.
 3.Перечислите основные этапы цикла исполнения команды АЛО.

Федеральное агентство по образованию	Экзаменационный билет №33	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	
<p>1. Система прерываний; назначение; типы прерываний; организация прерываний; основные характеристики системы прерываний; допустимые моменты прерываний., вход в прерывающую программу и выход из нее.</p> <p>2. РОН; схема, режимы работы.</p> <p>3. Для чего нужен регистр команд?</p>		

Федеральное агентство по образованию	Экзаменационный билет №	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	

Федеральное агентство по образованию	Экзаменационный билет №	Утверждаю И.О.Зав. кафедрой ВТ Коваленко С.М.
Московский государственный институт радиотехники, электроники и автоматики	Орг. ЭВМ и систем	