

1. Моделирование

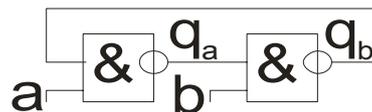
Моделирование средство проверки проектируемого цифрового устройства (схемы). Достаточно правдоподобная модель позволяет получить картину её временного поведения схемы, обеспечить доступ ко всем логическим элементам, наблюдать их взаимодействие. Это позволяет решить следующие задачи:

- сравнить характеристики различных вариантов схемных решений,
- проверить правильность и полноту процедур тестового контроля, моделируя не только исправный вариант, но и возможные неисправные состояния схемы.

Событийное имитационное моделирование. Событием называется изменение значения сигнала. Составляется временной ряд с заранее определённым интервалом. В соответствующие этому ряду моменты времени регистрируются события и *возможные события*. Если событием является изменение сигнала на входе элемента, то *обработкой события* является регистрация *возможного события* – возможного изменения сигнала на выходе элемента в интервале соответствующем времени переключения элемента. Когда обрабатывается очередной интервал, то обрабатываются все возможные события в нём зарегистрированные, т.е. вычисляются выходные значения, если эти значения изменились, то регистрируются события. Затем все события интервала обрабатываются.

Например:XXXXXXXXXXXXXXXXXXXXXXXXXXXX

Событийное моделирование как и всякая абстрактная модель является лишь приближением (определённой идеализацией) процессов происходящих в схеме. Например:



t	a	b	q _a	q _b
0	0	0	1	1
1	1	1	"	"
2	"	"	0	0
3	"	"	1	1
4	"	"	0	0

В реальной схеме такой генерации добиться не возможно. При изменении $(a,b)=(0,0) \rightarrow (1,1)$ схема попадает в одно из двух устойчивых состояний либо $(q_a, q_b)=(0,1)$, либо $(q_a, q_b)=(1,0)$. Происходит это потому, что, во-первых, два сигнала на входе не переключаются одновременно, во-вторых, два одинаковых элемента не переключаются с одинаковой скоростью.

В тоже время для схемы на рис.Х процесс генерации стабилен (устойчив), если $a=1$.

Триггеры

Асинхронные схемы

Любая реализация булевских функций в виде логических функциональных элементов и соединительных линий связана с конечным не нулевым временем переключения логических элементов и распространением сигналов по соединительным линиям. По этому на выходе комбинационной схемы со многими выходами можно наблюдать не одновременное изменение выходных значений – переходной процесс. На каком-либо одном выходе на стадии переходного процесса можно наблюдать значения, не совпадающие со значениями, вычисленными аналитически и не учитывающими не нулевые времена преобразования сигналов. Через не нулевое время на выходе комбинационной схемы будут получены установившиеся значения равные вычисленным аналитически. В синхронных схемах эти переходные процессы не оказывают существенного влияния, за исключением времени на получение решения. Но элементы схемы, которые **обеспечивают** синхронный режим работы, триггеры и регистры являются **принципиально** асинхронными схемами с обратными связями. Проектируя такие схемы, следует учитывать то, что переходные процессы в цепях обратной связи уже существенным образом влияют на поведение схемы.

Х. Риски сбоя

Определение. Возможность получения на выходе комбинационной схемы ложных сигналов (по сравнению с аналитически вычисленными) при определённых изменениях на входе называют *риском сбоя* в комбинационной схеме.

Подчеркнём слово «возможность». Даже если существует риск сбоя, ложного сигнала может и не быть. В тоже время, если определена только возможность сбоя, а «ложный» сигнал существует всегда, такую ситуацию будем называть сбоем, например, в следующих схемах:

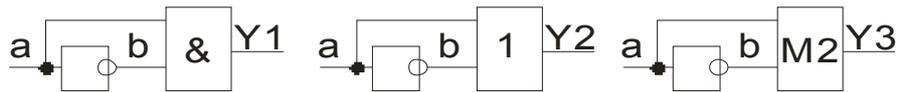
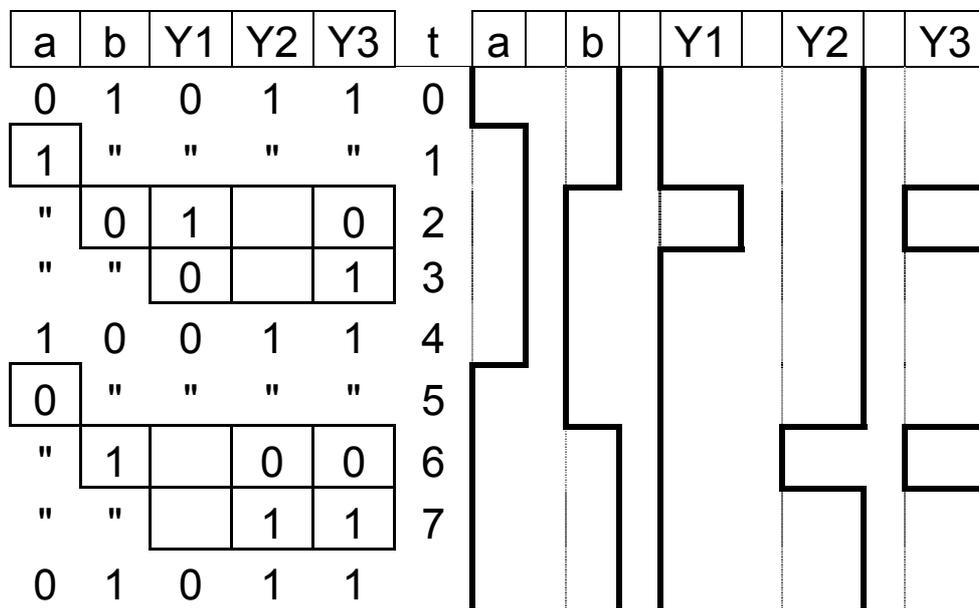


Рис. X. Схемы со сбоями



Статические риски сбоя

- риск сбоя в нуле $(0 \rightarrow 1 \rightarrow 0)$
- риск сбоя в единице $(1 \rightarrow 0 \rightarrow 1)$

Динамические риски сбоя $(0 \rightarrow 1 \rightarrow 0 \rightarrow 1), (1 \rightarrow 0 \rightarrow 1 \rightarrow 0)$

Статический функциональный риск сбоя. Пусть V_1, V_2 различные входные наборы. Запись $V_1^k \rightarrow V_2$ означает переход от V_1 к V_2 при изменении k переменных. Функция f имеет статический функциональный риск сбоя при изменении на входе значений k переменных $(V_1^k \rightarrow V_2)$, если $f(V_1) = f(V_2)$ и существует некоторый вход V_3 , содержащийся в интервале $[V_1, V_2]$, такой что $f(V_3) \neq f(V_1)$. Любая комбинационная схема, существенно зависящая от $n \geq 2$ переменных, имеет функциональный риск сбоя даже при $(V_1^2 \rightarrow V_2)$. Для функций двух переменных проверяется непосредственно:

&	0	1	V	0	1	M2	0	1	\rightarrow	0	1	\leftarrow	0	1
0	0	0	0	0	1	0	0	1	0	1	1	0	1	0
1	0	1	1	1	1	1	1	0	1	0	1	1	1	1

Для функции от $n > 2$ переменных на карте Карно выделим две соседние клетки с разными значениями, например, $\boxed{1} \boxed{0}$. Единственным вариантом таким, чтобы не было функциональных рисков, должны быть соседние к этим клеткам сверху или снизу, клетки с такими же точно значениями, а все строки таблицы должны быть одинаковыми, а это значит, что функция не зависит от переменных, идентифицирующих строки.

Логическим риском сбоя называют риск сбоя при переходе $V_1^1 \rightarrow V_2$, т.е. V_1 и V_2 соседние наборы, отличающиеся значением только одной переменной. Такой риск сбоя зависит от реализации схемы и может быть устранён. Логический риск сбоя связан с изменением одной переменной на входе, внутри же схемы создаётся ситуация функционального риска сбоя из-за одновременного изменения двух или более переменных. Следующие четыре утверждения показывают, как можно устранить логический риск сбоя.

Утверждение 1. Реализация схемы в ДНФ не содержит рисков сбоя в нуле. Пусть $f(V_1) = f(V_2) = 0$, тогда при изменении $V_1^1 \rightarrow V_2$ выходы конъюнкций остаются в нуле, если только нет конъюнкции содержащей оба входа изменяющейся переменной прямой и инверсный (см. рис. X), но такие конъюнкции могут быть исключены из реализации.

Утверждение 2. Реализация схемы в ДНФ имеет статический риск сбоя в единице ($1 \rightarrow 0 \rightarrow 1$) при переходе $V_1^1 \rightarrow V_2$, $f(V_1) = f(V_2) = 1$ тогда и только тогда, когда реализация не содержит конъюнкции, покрывающую оба набора, т.е. выход такой конъюнкции равен 1 на обоих наборах V_1, V_2 .

(Достаточность). Если такого элемента нет, то при переходе $V_1^1 \rightarrow V_2$ выходы конъюнкций, покрывающие набор V_1 , и выходы конъюнкций, покрывающие набор V_2 , изменяются в противоположных направлениях одни $1 \rightarrow 0$, другие $0 \rightarrow 1$. Таким образом на входе дизъюнкции создаётся ситуация функционального риска сбоя в единице.

(Необходимость). Если такая конъюнкция, выход которой равен 1 на обоих наборах V_1, V_2 , в реализации присутствует, то

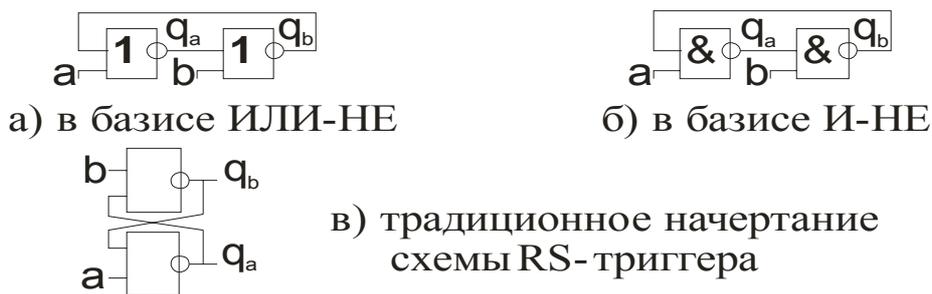
при изменении одной переменной на выходе конъюнкции и соответственно входе и выходе дизъюнкции постоянная 1.

Утверждение 3. Реализация схемы в ДНФ не имеет динамического риска сбоя при переходе $B_1^1 \rightarrow B_2$, $f(B_1) \neq f(B_2)$. (Если только реализация не содержит конъюнкции содержащей оба входа изменяющейся переменной прямой и инверсный).

При переходе $1 \rightarrow 0$ выходы конъюнкций, покрывающие набор B_1 , меняются $1 \rightarrow 0$, даже если они меняются с разной скоростью, выход дизъюнкции изменится только один раз. При переходе $0 \rightarrow 1$ выходы конъюнкций, покрывающие набор B_2 , меняются $0 \rightarrow 1$, даже если они меняются с разной скоростью, выход дизъюнкции изменится только один раз.

Утверждение 4. Преобразование булевого выражения, представляющего комбинационную схему, с применением закона Де Моргана не изменяет характер рисков сбоя. Инверсия выхода или переход к двойственным ДНФ конструкциям (КНФ) изменит риски на противоположные или сохранит их отсутствие. Если булево выражение представляющее комбинационную схему, преобразуется с использованием только ассоциативных, дистрибутивных или закона Де Моргана в ДНФ (КНФ), не имеющую рисков сбоя, то исходная схема не имеет рисков сбоя.

X. RS-триггеры



Текущее состояние триггера (значение выхода) обозначим q , следующее состояние (при изменении входных переменных) обозначим q^+ .

$$q_b^{v+} = \overline{b \vee a \vee q_b} = \overline{b} \bullet (a \vee q_b)$$

$$q_b^{\&+} = \overline{b \bullet a \bullet q_b} = \overline{b} \vee (a \bullet q_b)$$

Соответствующие карты Карно:

		для q_b^{v+}			
		ab	00	01	11
q_b	0	0	0	0	1
	1	1	0	0	1

		для $q_b^{\&+}$			
		ab	00	01	11
q_b	0	1	0	0	1
	1	1	0	1	1

КНФ и ДНФ без логических рисков сбоя. Это значит, что выходные значения будут соответствовать приведённым формулам и таблицам.

Таблица полных состояний, т.е. значение всех входов и выходов, триггеров.

ab	$(q_a q_b)^{v+}$	$(q_a q_b)^{\&+}$
00	$q_a q_b$	11
01	10	10
10	01	01
11	00	$q_a q_b$

Напомним, чтобы отсутствовал риск сбоя, кроме соответствующих мер проектирования, вводится допущение однократного изменения одной входной переменной. В отдельных случаях схема может функционировать без соблюдения введённых ограничений. Схемы RS-триггеров нормально переключаются и при одновременном переключении двух входных переменных (a,b), за исключением следующих переключений, при которых неопределённым является финальное стационарное состояние: для схемы в базисе И-НЕ это – переключение (00)→(11) см. XX (моделирование); для схемы в базисе ИЛИ-НЕ это – переключение (11)→(00).

Функции, определяющие значение на входах триггера, называются *функциями возбуждения*. Соответственно таблицы, показывающие каким должно быть возбуждение при необходимом переключении, называются *таблицами возбуждениями*.

Для «симметричных» RS-триггеров с прямым Q и инверсным Q' выходами:



а) в базисе ИЛИ-НЕ



б) в базисе И-НЕ

Таблицы возбуждения следующие:

$Q \ Q^+$	$(R \ S)^V$	$(R \ S)^{\&}$
0 0	X 0	X 1
0 1	0 1	1 0
1 0	1 0	0 1
1 1	0 X	1 X

Для «несимметричных» RS-триггеров с одним прямым выходом:



а) в базисе ИЛИ-НЕ



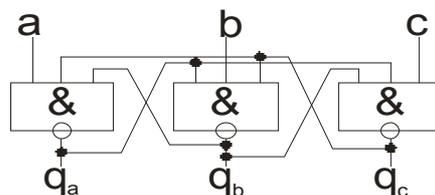
б) в базисе И-НЕ

Таблицы возбуждения будут иными:

$Q \ Q^+$	$(R \ S)^V$	$(R \ S)^{\&}$
0 0	$*_R \ *_S$	X 1
0 1	0 1	X 0
1 0	1 X	0 1
1 1	0 X	$*_R \ *_S$

Здесь $(*_R \ *_S)$ означает любая пара значений кроме (01) или иначе
 $(*_R \ *_S) = \{X0, 1X\}$

Обобщение RS-триггера – *многоустойчивый* триггер.



Тот выход, на котором раньше других появится значение 0, запретит переключение всех остальных элементов и установит на их выходах значение 1.

1. DL-триггеры (защёлки)

Определим DL-триггер, как элемент памяти, функционирующий согласно следующей таблице:

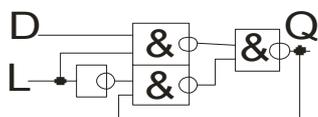
L D	Q ⁺	
0 X	Q	хранение
1 0	0	установка нуля (сброс)
1 1	1	установка единицы (установка)

При $L=1$ DL-триггер в режиме «прозрачности» (на выходе повторяет значения на D входе).

С помощью карт Карно определим минимальную реализацию, а также реализацию без рисков сбоя, которую называют триггером Эрла.

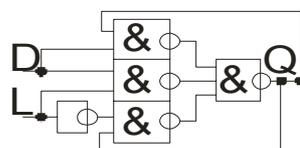
LD \ Q	00	01	11	10
0	0	0	1	0
1	1	1	1	0

$$Q^+ = L \cdot D \vee \overline{L} \cdot Q$$



LD \ Q	00	01	11	10
0	0	0	1	0
1	1	1	1	0

$$Q^+ = L \cdot D \vee \overline{L} \cdot Q \vee D \cdot Q$$



Будем называть эти несимметричные реализации следующим образом:

несимметричную реализацию без рисков сбоя – классическим триггером Эрла,

минимальные несимметричные реализации в различных базисах – триггером Эрла.

Моделируем критические переходы триггера Эрла при $QD=11$, $L=(0 \rightarrow 1)$ и $L=(1 \rightarrow 0)$.

L	D	s	r	q	Q	t						
0	1	1	1	0	1	0						
1	"	"	"	"	"	1						
"	"	0	0	"	"	2						
"	"	"	"	1	1	3						
"	"	"	"				L	D	s	r	q	Q
1	1	0	0	1	1	0	1	1	0	0	1	1
0	"	"	"	"	"	1	0	"	"	"	"	"
"	"	1	1	"	"	2	"	"	"	1	"	"
"	"	"	"	0	0	3	"	"	1	"	0	"
"	"	"	"	1	1	4	"	"	"	"	"	1
"	"	"	"	0	0	5	"	"	"	"		"
0	1	0	0	X	X		1	1	0	0	0	1

Переход $L=(0 \rightarrow 1)$ при $QD=11$ не опасен. Переход $L=(1 \rightarrow 0)$ при $QD=11$, переход в режим хранения вызывает генерацию. Но эта ситуация может быть исправлена, если инвертор, подключённый к входу L будет переключаться быстрее чем конъюнктор, подключённый к входу D (см. таблицу моделирования).

Триггер Эрла обладает полезным свойством. Пусть функция возбуждения для входа D определяется как некоторая ДНФ: $D=k_1(X_1) \vee k_2(X_2) \vee k_3(X_3)$. Такая функция может быть органично встроена в схему триггера Эрла.

$$Q^+ = L \cdot k_1(X_1) \vee L \cdot k_2(X_2) \vee L \cdot k_3(X_3) \vee \overline{L} \cdot Q$$

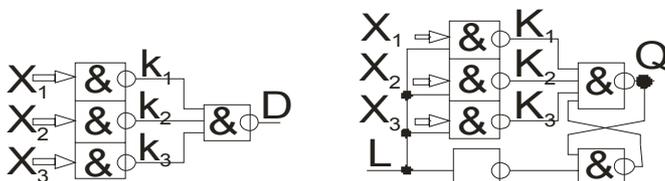


Схема триггера Эрла может быть получена как синтез схемы возбуждения несимметричного RS-триггера



LD	Q	Q ⁺	(RS) ^v	(RS) ^{&}
00	0	0	* _R * _S	X 1
00	1	1	0 X	* _R * _S
01	0	0	* _R * _S	X 1
01	1	1	0 X	* _R * _S
10	0	0	* _R * _S	X 1
10	1	0	1 X	0 1
11	0	1	0 1	X 0
11	1	1	0 X	* _R * _S

LD \ Q	00	01	11	10
--------	----	----	----	----

LD \ Q	00	01	11	10
--------	----	----	----	----

0	* _R	* _R	0	* _R
1	0	0	0	1

R^v

0	x	x	0	1
1	0	0	0	1

0	* _S	* _S	1	* _S
1	x	x	x	x

S^v

0	0	0	1	x
1	x	x	x	x

0	x	x	x	x
1	* _R	* _R	* _R	0

R[&]

0	x	x	x	x
1	1	1	x	0

S[&]

0	1	1	0	1
1	* _S	* _S	* _S	1

0	1	1	0	1
1	x	x	0	1

Триггеры Эрла с несимметричным RS-триггером в базисе И-НЕ подробно рассмотрены выше. Рассмотрим DL-триггеры на основе несимметричного RS-триггера в базисе ИЛИ-НЕ.

$$R^v = L \cdot \overline{D}$$

$$S^v = L$$

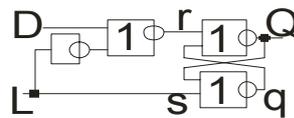
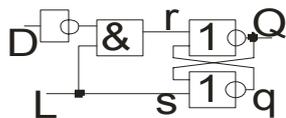


Рис. XX. Триггеры Эрла с несимметричным RS-триггером в базисе ИЛИ-НЕ

$$Q^+ = (Q \vee L) \cdot (D \vee \overline{L})$$

	LD	00	01	11	10
Q					
0		0	0	1	0
1		1	1	1	0

Приведённая КНФ имеет риски сбоя при $QD=00$, $L=(0 \leftrightarrow 1)$. Прямое моделирование критичных переходов показывает, что схема с конъюнктом не имеет сбоев. Схема в базисе ИЛИ-НЕ имеет некритичный сбой в нуле на выходе при $QD=00$, $L=(0 \rightarrow 1)$

Аналогичным образом схемы DL-триггеров могут быть получены синтезом схемы возбуждения симметричного RS-триггера.

LD	Q	Q ⁺	(RS) ^v	(RS) ^{&}
00	0	0	X0	X1
00	1	1	0X	1X
01	0	0	X0	X1
01	1	1	0X	1X
10	0	0	X0	X1
10	1	0	10	01
11	0	1	01	10
11	1	1	0X	1X

	LD	00	01	11	10
Q					
0		X	X	0	X
1		0	0	0	1

$$R^v = L \cdot \overline{D}$$

	LD	00	01	11	10
Q					
0		0	0	1	0
1		X	X	X	0

$$S^v = L \cdot D$$

	LD	00	01	11	10
Q					
0		X	X	1	X
1		1	1	1	0

$$R^{\&} = \overline{L} \vee D = \overline{L \cdot \overline{D}}$$

	LD	00	01	11	10
Q					
0		1	1	0	1
1		X	X	X	1

$$S^{\&} = \overline{L} \vee \overline{D} = \overline{L \cdot D}$$

Избавляясь от инверсии D в функции возбуждения $R^{\&}$, получим $R^{\&} = \overline{L \cdot S}$

Схемы DL-триггеров защёлки с симметричными выходами в различных базисах – на рис.Х.

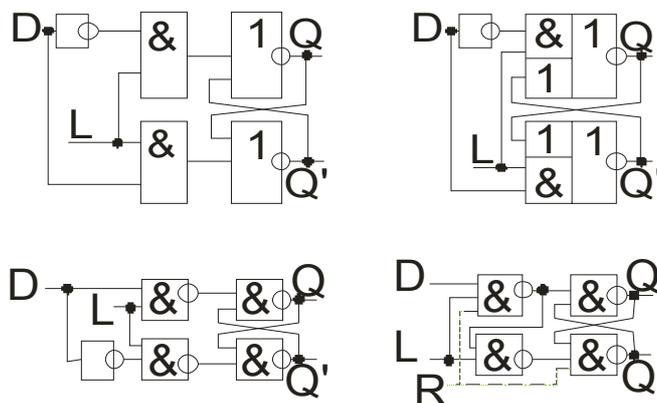


Рис.Х. DL-триггеры защёлки с симметричными выходами

Убедимся, что схемы не имеют логических рисков сбоя.

$$\begin{aligned}
 Q^{+v} &= \overline{\overline{Q \vee L \cdot D} \vee (L \cdot \overline{D})} = \\
 &= \overline{(Q \vee L \cdot D)} \cdot \overline{L \cdot \overline{D}} = \\
 &= (Q \vee L \cdot D) \cdot \overline{L \vee D} = \\
 &= (Q \vee L) \cdot (Q \vee D) \cdot (\overline{L \vee D})
 \end{aligned}$$

LD \ Q	00	01	11	10
0	0	0	1	0
1	1	1	1	0

КНФ без логических рисков сбоя

$$\begin{aligned}
 Q^{+\&} &= \overline{\overline{Q \cdot L \cdot \overline{L \cdot D}} \cdot \overline{L \cdot D}} = \\
 &= \overline{Q \cdot L \cdot \overline{L \cdot D}} \vee \overline{L \cdot D} = \\
 &= Q \cdot (\overline{L \vee L \cdot D}) \vee \overline{L \cdot D} = \\
 &= Q \cdot (\overline{L \vee D}) \vee \overline{L \cdot D} = \\
 &= Q \cdot \overline{L \vee Q \cdot D} \vee \overline{L \cdot D} =
 \end{aligned}$$

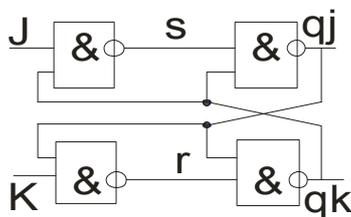
	LD	00	01	11	10	
Q		0	0	1	0	ДНФ без логических
0		0	0	1	0	рисков сбоя
1		1	1	1	0	

3. JK-триггеры

Определим JK-триггер, как элемент памяти, функционирующий согласно следующей таблице: **Возможность** переключения состояния требует исключения режима прозрачности

J K	Q ⁺	
0 0	Q	хранение
1 0	0	установка единицы (установка)
0 1		установка нуля (сброс)
1 1	Q	переключение состояния

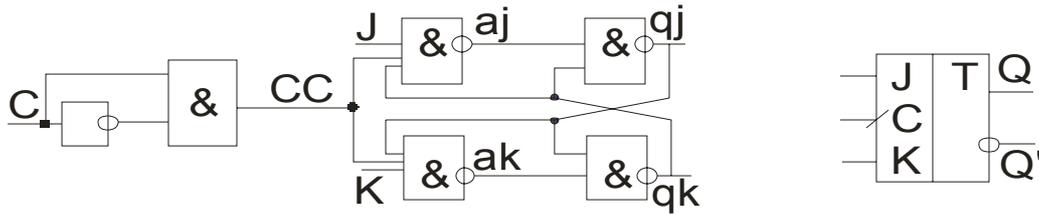
Минимальная реализация схем возбуждения симметричного RS-триггера даёт следующую схему



$$\begin{aligned}
 q_j^+ &= \overline{q_k} \cdot \overline{q_k \cdot J} = \\
 &= \overline{q_j} \cdot \overline{q_j \cdot K} \cdot \overline{q_j \cdot q_j \cdot K} \cdot J = \\
 &= \overline{q_j} \cdot \overline{q_j \cdot K} \vee \overline{q_j \cdot q_j \cdot K} \cdot J = \\
 &= \overline{q_j} \cdot (\overline{q_j} \vee \overline{K}) \vee (\overline{q_j} \vee (q_j \cdot K)) \cdot J = \\
 &= \overline{q_j} \cdot \overline{K} \vee (\overline{q_j} \vee \overline{K}) \cdot J = \\
 &= \overline{q_j} \cdot \overline{K} \vee \overline{q_j} \cdot J \vee J \cdot \overline{K}
 \end{aligned}$$

ДНФ с рисками сбоями.

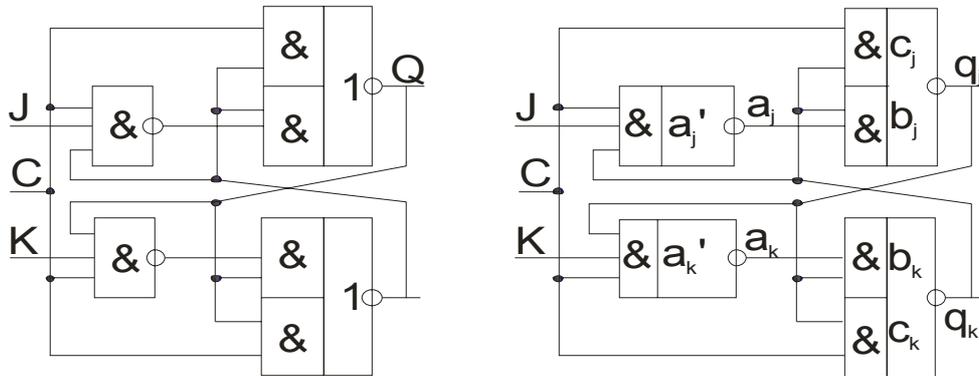
Возможность переключения состояния требует исключить режима прозрачности



$$q_j^+ = q_j \cdot \overline{C} \vee q_j \cdot \overline{K} \vee \overline{q_j} \cdot C \cdot J \vee C \cdot J \cdot K$$

Добавление переменной C не исправляет ситуации с рисками сбоя, но позволяет реализовать переключение при $JK=11$.

Более изящная схема с использованием элементов в базе И-ИЛИ-НЕ



$$\begin{aligned}
 q_j^+ &= \overline{(q_k \cdot C) \vee (q_k \cdot (q_k \cdot C \cdot J))} = \\
 &= \overline{(q_k \cdot C)} \cdot \overline{(q_k \cdot (q_k \cdot C \cdot J))} = \\
 &= (\overline{q_k} \vee \overline{C}) \cdot (\overline{q_k} \vee \overline{(q_k \cdot C \cdot J)}) = \\
 &= (\overline{q_k} \vee \overline{C}) \cdot (\overline{q_k} \vee \overline{C}) \cdot (\overline{q_k} \vee \overline{J}) = \\
 &= \overline{q_k} \cdot (\overline{q_k} \vee \overline{J}) = \overline{q_k} \\
 q_j^+ &= \overline{q_k} = q_j
 \end{aligned}$$

Стационарный режим схемы не зависит от входных переменных (также как в схемах на рис.Х (риски сбоя)).

Согласно четвёртой строке преобразований реализация в виде КНФ имеет риск сбоя при изменении переменной C .

	$q_{k \cdot J}$	00	01	11	10
C					
0		1	1	0	0
1		1	1	0	0

Но именно гонки этого сигнала «С» по цепям разной длины и позволяют переключать состояния этой схемы.

Структура третьей строки преобразований ещё сохраняет структуру схемы. Моделируя переключения, можно увидеть, что выходное значение конъюнкции $q \cdot C \cdot X$ должно меняться медленнее, чем остальные операции.

$$\begin{aligned}
 q_j^+ &= (\overline{q_k} \vee \overline{C}) \cdot (\overline{q_k} \vee (q_k \cdot C \cdot J)) & q_k^+ &= (\overline{q_j} \vee \overline{C}) \cdot (\overline{q_j} \vee q_j \cdot C \cdot K) \\
 1 &\leftarrow (1 \vee 0) \cdot (1 \vee (0 \cdot 1 \cdot 1)) & 0 &\leftarrow (0 \vee 0) \cdot (0 \vee (1 \cdot 1 \cdot 1)) \\
 1 &\leftarrow (1 \vee \boxed{1}) \cdot (1 \vee 0) & \boxed{1} &\leftarrow (0 \vee \boxed{1}) \cdot (0 \vee 1) \\
 \boxed{0} &\leftarrow (\boxed{0} \vee 1) \cdot (\boxed{0} \vee 0) & 1 &\leftarrow (0 \vee 1) \cdot (0 \vee 1) \\
 0 &\leftarrow (0 \vee 1) \cdot (0 \vee 0) & 1 &\leftarrow (\boxed{1} \vee 1) \cdot (\boxed{1} \vee \boxed{0})
 \end{aligned}$$

t	C	J	K	a_j'	a_k'	a_j	a_k	b_j	c_j	b_k	c_k	q_j	q_k
0	0	1	1	0	0	1	1	0	0	1	0	1	0
1	$\boxed{1}$	"	"	"	"	"	"	"	"	"	"	"	"
2	"	"	"	$\boxed{\quad}$	$\boxed{1}$	"	"	"	$\boxed{\quad}$	"	$\boxed{1}$	$\boxed{\quad}$	$\boxed{\quad}$
3	"	"	"	"	"	"	$\boxed{0}$	"	"	"	"	"	"
4	"	"	"	"	"	"	"	"	"	$\boxed{0}$	"	"	$\boxed{\quad}$
0	1	1	1	0	1	1	0	0	0	0	1	1	0
1	$\boxed{0}$	"	"	"	"	"	"	"	"	"	"	"	"
2	"	"	"	$\boxed{\quad}$	$\boxed{0}$	"	"	"	$\boxed{\quad}$	"	$\boxed{0}$	$\boxed{\quad}$	$\boxed{1}$
3	"	"	"	$\boxed{\quad}$	"	"	$\boxed{1}$	$\boxed{1}$	$\boxed{\quad}$	"	"	$\boxed{0}$	"
4	"	"	"	"	$\boxed{\quad}$	"	"	"	"	$\boxed{\quad}$	$\boxed{\quad}$	"	$\boxed{\quad}$
	0	1	1	0	0	1	1	1	0	0	0	0	1

3. Синхронный D-триггер

